

Espacenet

Family list

3 application(s) for: TW559896 (B)

1. MANUFACTURING METHOD OF THIN FILM TRANSISTOR, AND METHOD FOR MANUFACTURING THE THIN FILM TRANSISTOR ON COLOR FILTER					
Inventor: CHANG JIUN-JYE CHIN SHIKIYOU (+1)	Applicant: IND TECH RES INST	EC: <u>H01L21/336D2B</u> <u>H01L21/77T</u> (+2)	IPC: G02F1/1368 H01L21/28 H01L21/306 (+16)	Publication info: JP2004200638 (A) 2004-07-15	Priority Date: 2002-12-17
2. Method of forming TFT and forming TFT on color filter					
Inventor: CHANG JIUN-JYE [TW] CHEN CHIH-CHIANG [TW] (+1)	Applicant: IND TECH RES INST [TW]	EC: <u>H01L21/336D2B</u> <u>H01L21/77T</u> (+2)	IPC: G02F1/1368 H01L21/28 H01L21/306 (+9)	Publication info: TW559896 (B) 2003-11-01	Priority Date: 2002-12-17
3. Method of forming a thin film transistor and method of forming the thin film transistor on a color filter					
Inventor: CHANG JIUN-JYE [TW] CHEN CHIH-CHIANG [TW] (+1)	Applicant: IND TECH RES INST [US]	EC: <u>H01L21/336D2B</u> <u>H01L21/77T</u> (+2)	IPC: G02F1/1368 H01L21/28 H01L21/306 (+10)	Publication info: US2004126914 (A1) 2004-07-01	Priority Date: 2002-12-17

Espacenet

Bibliographic data: TW 559896 (B)

Method of forming TFT and forming TFT on color filter

Publication date: 2003-11-01

Inventor(s): CHANG JIUN-JYE [TW]; CHEN CHIH-CHIANG [TW]; CHUANG CHING-SANG [TW] ±

Applicant(s): IND TECH RES INST [TW] ±

Classification:

- international: G02F1/1368; H01L21/28; H01L21/306; H01L21/308; H01L21/336; H01L21/77; H01L21/84; H01L27/12; H01L29/423; H01L29/49; H01L29/786; (IPC1-7): H01L21/027
- european: H01L21/336D2B; H01L21/77T; H01L27/12; H01L29/423D2B8

Application number: TW20020136408 20021217

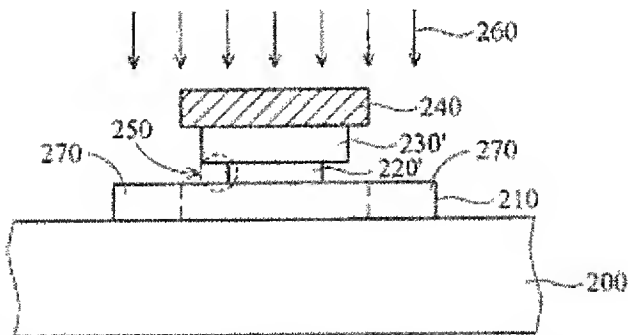
Priority number (s): TW20020136408 20021217

Also published as:

- US 2004126914 (A1)
- JP 2004200638 (A)

Abstract of TW 559896 (B)

A method of forming TFT and forming TFT on color filter. Using a first reticle, an electrode plate and a hole exposing a substrate are defined. A color filter is formed in the hole. Using a second reticle, a silicon island is defined above the color filter. Using a third reticle, a photoresist layer is formed, and a gate and a gate oxide layer are defined. The width of the gate and gate oxide layer is less than the photoresist layer. Using the photoresist layer as a mask, a source/drain region is formed in the silicon island by implantation, and then the photoresist layer is removed. Using the gate as a mask, an LDD region is formed in the silicon island by implantation. Using a fourth reticle, a transparent electrode is defined. Thus, a TFT is formed on the color filter.



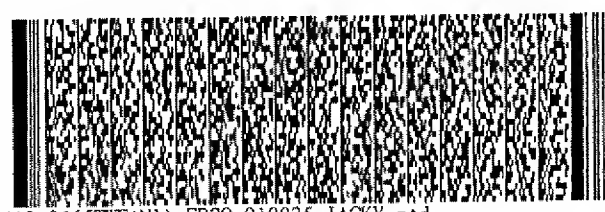
申請日期	91.12.17	IPC分類	
申請案號	91136408		H01L21/027

(以上各欄由本局填註)

發明專利說明書

559896

一、發明名稱	中文	形成薄膜電晶體元件的方法以及形成薄膜電晶體元件於彩色濾光片上的方法
	英文	Method of Forming TFT and Forming TFT on Color Filter
二、發明人 (共3人)	姓名 (中文)	1. 張鈞傑 2. 陳志強 3. 莊景桑
	姓名 (英文)	1. Jiun-Jye Chang 2. Chih-Chiang Chen 3. Ching-Sang Chuang
	國籍 (中英文)	1. 中華民國 ROC 2. 中華民國 ROC 3. 中華民國 ROC
	住居所 (中文)	1. 高雄市前金區榮安街119號 2. 宜蘭縣羅東鎮樹人路77號 3. 新竹市武陵路181號19樓之2
	住居所 (英文)	1. 2. 3.
三、申請人 (共1人)	名稱或姓名 (中文)	1. 財團法人工業技術研究院
	名稱或姓名 (英文)	1. INDUSTRIAL TECHNOLOGY RESEARCH INSTITUTE
	國籍 (中英文)	1. 中華民國 ROC
	住居所 (營業所) (中文)	1. 新竹縣竹東鎮中興路四段一九五號 (本地址與前向貴局申請者不同)
	住居所 (營業所) (英文)	1.
	代表人 (中文)	1. 翁政義
	代表人 (英文)	1. Weng, Cheng-I



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

☐熟習該項技術者易於獲得, 不須寄存。



五、發明說明 (1)

[發明所屬之技術領域]

本發明係有關於一種液晶顯示器製程，特別有關於一種形成薄膜電晶體元件(thin film transistor, TFT)於彩色濾光片(color filter)上的方法。

[先前技術]

為了提高液晶顯示器(LCD)的開口率，近年來有許多顯示器廠商採用將彩色濾光片(color filter)形成於畫素驅動元件陣列上的COA(Color Filter On Array)製程。

請參閱第1A~1C，說明習知的COA製程之一例。首先，請參閱第1A圖，利用至少3道微影製程，例如：第1道微影製程用以定義半導體島101，第2道微影製程用以定義源/汲極區102，第3道微影製程用以定義閘極103與LDD區104，而形成具有輕摻雜汲極(LDD)區104的薄膜電晶體(TFT)結構110於一玻璃基板100上。之後利用第4道微影製程定義源極電極145與汲極電極140，然後形成一第一平坦化層120於TFT結構110上。接著，利用第5道微影製程定義接觸窗130而露出TFT結構110的汲極電極140。接著利用第6道微影製程定義透明畫素電極150於接觸窗130中而電性連接汲極電極140，且延伸至部分第一平坦化層120上。

其次，請參閱第1B圖，形成一第二平坦化層160覆蓋透明畫素電極150。

其次，請參閱第1C圖，例如採用需要數次微影製程之顏料分散法(pigment dispersion method)形成一彩色濾

五、發明說明 (2)

光片170於第二平坦化層160上。

然而，上述之習知COA製程通常需要至少7次微影製程，因此製程成本高且製程複雜。

[發明內容]

有鑑於此，本發明之一目的係提供一種僅需兩道微影製程就能形成薄膜電晶體元件於基底上的方法，而能簡化製程。

本發明之另一目的係提出一種僅需四道微影製程就能形成薄膜電晶體元件於彩色濾光片上的方法，而能簡化製程。

為達上述之目的，本發明提供一種形成薄膜電晶體元件的方法。提供一絕緣基底。使用一第一光罩，形成一半導體島於該絕緣基底上。形成一氧化層於該半導體島上。形成一金屬層於該氧化層上。使用一第二光罩，形成一光阻圖案於部分該金屬層上。以該光阻圖案為罩幕，等向性去除部分該金屬層與該氧化層，而形成一閘極與一閘極介電層，其中該閘極與該閘極介電層的寬度小於該光阻圖案的寬度。以該光阻圖案為罩幕，自我對準地對該半導體島進行一重摻雜離子植入製程，而形成一源/汲極(Source/Drain)區於部分該半導體島中。去除該光阻圖案。以該閘極為罩幕，自我對準地對該半導體島進行一輕摻雜離子植入製程，而形成一輕摻雜汲極(LDD)區於部分該半導體島中。

五、發明說明 (3)

根據上述之形成薄膜電晶體元件的方法，本發明亦提供一種形成薄膜電晶體元件於彩色濾光片上的方法。提供一絕緣基底，具有一彩色透光區與一電容區，其中該彩色透光區更包含一主動區。形成一第一金屬層於該絕緣基底上。使用一第一光罩，去除部分該第一金屬層而形成一孔洞，其中該孔洞係露出位在該彩色透光區的該絕緣基底，而位在該電容區之該第一金屬層係當作是一電容之下電極板。填入顏料於該孔洞中，而形成一彩色濾光片於該絕緣基底上。形成一第一緩衝層於該彩色濾光片與該第一金屬層上。使用一第二光罩，形成一半導體島於位在該主動區的該第一緩衝層上。形成一氧化層於該半導體島上。形成一第二金屬層於該氧化層上。使用一第三光罩形成一光阻圖案於部分該第二金屬層上，以該光阻圖案為蝕刻罩幕，等向性去除部分該第二金屬層、部分該氧化層與部分該第一緩衝層而露出部分該彩色濾光片與部分該第一金屬層的表面，並且形成一閘極、一閘極介電層、一電容之上電極板與一電容介電層，其中該閘極與該閘極介電層的寬度小於該光阻圖案的寬度。以該光阻圖案為罩幕，自我對準地對該半導體島進行一重摻雜離子植入製程，而形成一源/汲極(Source/Drain)區於部分該半導體島中。去除該光阻圖案。以該閘極為罩幕，自我對準地對該半導體島進行一輕摻雜離子植入製程，而形成一輕摻雜汲極(LDD)區於部分該半導體島中。使用一第四光罩，形成一透明導電層圖案於該彩色濾光片上，並且該透明導電層圖案電性連接

五、發明說明 (4)

該源/汲極區以及該第一金屬層。

為讓本發明之目的、特徵和優點能夠明顯易懂，下文特舉較佳實施例，並配合所附圖示，做詳細說明如下：

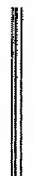
實施方式

以下利用第2A~2D圖，用以說明關於本發明的形成薄膜電晶體元件之製程。

請參閱第2A圖，首先提供例如是玻璃的一絕緣基底200，然後再利用沉積法形成例如是複晶矽層的一半導體層(未圖示)於該絕緣基底200上。接著，經由利用一第一光罩(reticle/mask)的微影製程，圖案化該半導體層而形成一半導體島(semiconductor island)210於該絕緣基底200上。

其次，請參閱第2B圖，例如利用沉積法，順應性地形成例如是 SiO_2 層的一氧化層220於該半導體島210上。然後，例如利用濺鍍法，順應性地形成例如是鋁、鈦、鉭、鉻、鉬、鎢化鉬或上述金屬之合金層等等的一金屬層230於該氧化層220上。接著，經由使用一第二光罩的微影製程，形成一光阻圖案240於部分該金屬層230上，該光阻圖案240並且位在該半導體島210上方。

其次，請參閱第2C圖，以該光阻圖案240為罩幕(mask)，例如使用濕蝕刻法而等向性去除部分該金屬層230與該氧化層220，而形成一閘極230'與一閘極介電層220'，其中該閘極230'與該閘極介電層220'的寬度小於該

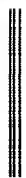


五、發明說明 (5)

光阻圖案240的寬度。

在此舉兩範例，說明上述濕蝕刻製程，但並非限定本發明。一範例是採用兩段式蝕刻，例如使用鈦層或鋁層當作是該金屬層230，使用 SiO_2 層當作是該氧化層220，然後使用一第一蝕刻溶液(例如主成分包含磷酸、醋酸、硝酸之溶液，另外可添加微量約0~1%氫氟酸)，以第一蝕刻速率蝕刻去除部分該金屬層230。接著，使用一第二蝕刻溶液(例如氫氟酸溶液，或主成分包含磷酸、醋酸、硝酸及氫氟酸之溶液)，以第二蝕刻速率蝕刻去除部分該氧化層220，其中該第二蝕刻速率大於該第一蝕刻速率，使得該閘極介電層220'的寬度小於該閘極230'的寬度。如此即能在閘極介電層220'兩側形成空隙(cavity)250，用以降低漏電流。再者，另一範例是採用直接蝕刻方式，例如使用鈦層當作是該金屬層230，使用 SiO_2 層當作是該氧化層220，然後使用一蝕刻溶液(例如主成分包含磷酸、醋酸、硝酸及約5~1%氫氟酸之溶液，並在蝕刻製程中逐漸降低氫氟酸濃度)，利用含有不同氫氟酸濃度之上述蝕刻溶液對鈦層與 SiO_2 層之蝕刻選擇比不同的特性，使得在閘極介電層220'兩側形成空隙(cavity)250，用以降低閘極漏電流。

其次，仍請參閱第2C圖，以該光阻圖案240為罩幕(mask)，自我對準地對該半導體島210進行例如是 n^+ 的一重摻雜離子植入製程260，而形成一源/汲極(Source/Drain)區270於部分該半導體島210中。



五、發明說明 (6)

其次，請參閱第2D圖，先去除該光阻圖案240，然後以該閘極230'為罩幕，自我對準地對該半導體島210進行一輕摻雜離子植入製程280，而形成一輕摻雜汲極(LDD)區290於部分該半導體島210中。如此，經由上述本發明之方法，即能以兩道微影製程就能得到具有LDD區之薄膜電晶體結構。

應用例

接著，發明者等將上述本發明之形成具有LDD區之薄膜電晶體元件之方法應用於液晶顯示器製程，發現僅需四道微影製程就能形成薄膜電晶體元件於彩色濾光片上，而能比習知方法簡化製程。以下利用第3A~3G圖來說明關於本發明的形成薄膜電晶體元件於彩色濾光片之製程。

請參閱第3A圖，首先提供例如是玻璃的一絕緣基底300，其上具有一彩色透光區301與一電容區305，其中該彩色透光區301更包含一主動區302。然後，可依需要先形成一第一緩衝層(未圖示)於該絕緣基底300上，該第一緩衝層例如是 SiO_2 層。之後，例如利用濺鍍法形成一第一金屬層(未圖示)於該絕緣基底300上，該第一金屬層例如是鋁層。接著，使用一第一光罩，經由微影製程去除部分該第一金屬層(未圖示)與該第一緩衝層(未圖示)而形成一孔洞310，其中該孔洞310係露出位在該彩色透光區310的該絕緣基底300，而位在該電容區305之剩餘的該第一金屬層330係當作是一電容之下電極板。另外，符號320係表示剩



五、發明說明 (7)

餘的該第一緩衝層320。

其次，請參閱第3B圖，例如採用噴墨(inkjet)法，將彩色顏料(color pigment，亦稱為彩色阻劑)藉由噴嘴(nozzle)填充至孔洞310中，而形成一彩色濾光片(color filter)340於該絕緣基底300上。其中，彩色顏料包含有紅色、綠色或藍色顏料。這裡要特別說明的是，該彩色濾光片340的厚度係可以等於或不等於該第一金屬層330的厚度加上該第一緩衝層320的厚度。另外，當需要增加該第一金屬層330的導電度時，可減少該第一緩衝層320的厚度或完全不做該第一緩衝層320。

接著，仍請參閱第3B圖，形成例如是 SiO_2 層的一第二緩衝層350於該彩色濾光片340與該第一金屬層330上，其中該第二緩衝層350的作用例如有：平坦化的作用、保護彩色濾光片的作用等等。然後再利用沉積法形成例如是複晶矽層(polysilicon layer)的一半導體層(未圖示)於該第二緩衝層350上，之後經由利用一第二光罩的微影製程，圖案化該半導體層而形成一半導體島(semiconductor island)360於位在主動區302的該第二緩衝層350上。

其次，請參閱第3C圖，例如利用沉積法，順應性地形成例如是 SiO_2 層的一氧化層370於該第二緩衝層350與該半導體島360上。然後，例如利用濺鍍法，順應性地形成例如是鋁、鈦、鉭、鉻、鉬、鎢化鉬或上述金屬之合金層等的一第二金屬層380於該氧化層370上。接著，經由使用一第三光罩的微影製程，形成一光阻圖案390於部分該金



五、發明說明 (8)

屬層380上，該光阻圖案390並且位在主動區302與電容區305中。

其次，請參閱第3D圖，以該光阻圖案390為罩幕(mask)，例如使用濕蝕刻法而等向性去除部分該第二金屬層380、部分該氧化層370與部分該第二緩衝層350而露出部分該彩色濾光片340與部分該第一金屬層330的表面，並且形成一閘極381、一閘極介電層382、一電容之上電極板383與一電容之介電層384，其中該閘極381與該閘極介電層382的寬度小於位在主動區302之該光阻圖案390的寬度。

在此舉兩範例，說明上述濕蝕刻製程，但並非限定本發明。一範例是採用兩段式蝕刻，例如使用鈦層或鋁層當作是該第二金屬層380，使用 SiO_2 層當作是該氧化層370，然後使用一第一蝕刻溶液(例如主成分包含磷酸、醋酸、硝酸之溶液，另外可添加微量約0~1%氫氟酸)，以第一蝕刻速率蝕刻去除部分該金屬層380。接著，使用一第二蝕刻溶液(例如氫氟酸溶液，或主成分包含磷酸、醋酸、硝酸及氫氟酸之溶液)，以第二蝕刻速率蝕刻去除部分該氧化層370，其中該第二蝕刻速率大於該第一蝕刻速率，使得該閘極介電層382的寬度小於該閘極381的寬度。如此即能在閘極介電層382兩側形成空隙(cavity)，用以降低閘極漏電流。再者，另一範例是採用直接蝕刻方式，例如使用鈦層當作是該第二金屬層380，使用 SiO_2 層當作是該氧化層370，然後使用一蝕刻溶液(例如主成分包



五、發明說明 (9)

含磷酸、醋酸、硝酸及約5~1%氫氟酸之溶液，並在蝕刻製程中逐漸降低氫氟酸濃度)，利用含有不同氫氟酸濃度之上述蝕刻溶液對鈦層與 SiO_2 層之蝕刻選擇比不同的特性，使得在閘極介電層382兩側形成空隙(cavity)，用以降低閘極漏電流。

其次，請參閱第3E圖，以該光阻圖案390為罩幕(mask)，自我對準地對該半導體島360進行例如是 n^+ 的一重摻雜離子植入製程(n^+ ion implantation)400，而形成一源/汲極(Source/Drain)區410於部分該半導體島360中。

其次，請參閱第3F圖，先去除該光阻圖案390，然後以該閘極381為罩幕，自我對準地對該半導體島360進行例如是 n^- 的一輕摻雜離子植入製程(n^- ion implantation)420，而形成一輕摻雜汲極(LDD)區430於部分該半導體島360中。如此，即形成了一薄膜電晶體(TFT)結構與一電容結構。

其次，請參閱第3G圖，先形成例如是銦錫氧化物(ITO)或銦鋅氧化物(IZO)層的一透明導電層(未圖示)於該TFT結構、該彩色濾光片340與該第一金屬層330上，然後經由使用一第四光罩的微影製程，去除部份該透明導電層(未圖示)而形成一透明導電層圖案440於該彩色濾光片340上，並且該透明導電層圖案440電性連接該源/汲極區410以及該第一金屬層330。如此，經由上述本發明之方法，即能以四道微影製程就能將具有LDD區之薄膜電晶體結構

五、發明說明 (10)

形成於彩色濾光片上。

更者，如第3G圖所示，形成一鈍化層(passivation layer)450於該TFT結構與該電容結構上，其中該450例如是透明的有機層。

還有，這裡要特別說明的是，本發明中的該第一金屬層330與開極381係能當作是遮光用的黑色矩陣(black matrix)，而且該第一金屬層330在該絕緣基底300上的佈局(layout)圖案可以為任何形式。因此，本發明能將彩色濾光片及黑色矩陣形成於TFT側的絕緣基底上。

接著，依照習知LCD製程，形成一第一配向膜(orientation film，未圖示)於該鈍化層450上。然後，提供相對於該絕緣基底300之一透明絕緣層(即上基板，未圖示)，之後形成一共通電極(common electrode，未圖示)於該透明絕緣層(未圖示)之內側表面上，之後再形成一第二配向膜(未圖示)於共通電極(未圖示)上。接著，將液晶注入兩絕緣基底之間，而形成一液晶層(liquid crystal layer，未圖示)。如此即形成了一液晶顯示器裝置(LCD apparatus)。

[本發明之特徵與優點]

本發明特徵在於：以一第一光罩，形成一矽島於一基底上。依序形成一氧化層與一金屬層於矽島上。以一第二光罩，形成一光阻圖案於部分金屬層上。以光阻圖案為罩



五、發明說明 (11)

幕，等向性去除部分金屬層與氧化層，而形成一閘極與一閘極介電層，其中閘極與閘極介電層的寬度小於該光阻圖案的寬度。以光阻圖案為罩幕，自我對準地對矽島進行一重摻雜離子植入，而形成一源/汲極區於矽島中。去除光阻圖案。以閘極為罩幕，自我對準地對矽島進行一輕摻雜離子植入，而形成一輕摻雜汲極(LDD)區於矽島中。

因此，本發明的優點至少有：

1. 由於本發明利用金屬與氧化物之間的蝕刻選擇比不同之特性，加上利用自我對準的離子植入製程，而能僅以兩道微影製程就能得到具有LDD區之薄膜電晶體結構，故能減少光罩使用量而降低成本與簡化製程。更者，還可以在閘極介電層兩側形成空隙(cavity)，用以降低閘極漏電流。

2. 由於本發明利用金屬與氧化物之間的蝕刻選擇比不同之特性，加上利用自我對準的離子植入製程，而能僅以四道微影製程就能形成薄膜電晶體元件於彩色濾光片上，故能減少光罩使用量而降低成本與簡化製程。

3. 由於本發明的彩色濾光片與透明畫素電極相鄰，因此沒有耦合電容的問題。

4. 本發明的金屬層可以直接當作是黑色矩陣，而不必額外再製作，故能降低成本與簡化製程。

雖然本發明已以較佳實施例揭露如上，然其並非用以



五、發明說明 (12)

限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1A~1C圖係顯示習知COA(將彩色濾光片形成於TFT陣列上)製程的剖面圖；

第2A~2D圖係顯示關於本發明的形成薄膜電晶體元件之製程剖面圖；以及

第3A~3G圖係顯示關於本發明的形成薄膜電晶體元件於彩色濾光片上之製程剖面圖。

[符號說明]

習知部分(第1A~1C圖)

- 100~玻璃基板；
- 101~半導體島；
- 102~源/汲極區；
- 103~閘極；
- 104~LDD區；
- 110~薄膜電晶體結構；
- 120~第一平坦化層；
- 130~接觸窗；
- 140~汲極電極；
- 145~源極電極；
- 150~透明畫素電極；
- 160~第二平坦化層；
- 170~彩色濾光片。

本發明部分(第2A~2D圖以及第3A~3G圖)



圖式簡單說明

- 200~絕緣基底；
- 210~半導體島；
- 220~氧化層；
- 220'~閘極介電層；
- 230~金屬層；
- 230'~閘極；
- 240~光阻圖案；
- 250~空隙；
- 260~重摻雜離子植入製程；
- 270~源/汲極區；
- 280~輕摻雜離子植入製程；
- 290~LDD區；
- 300~絕緣基底；
- 301~彩色透光區；
- 302~主動區；
- 305~電容區；
- 310~孔洞；
- 320~第一緩衝層；
- 330~第一金屬層；
- 340~彩色濾光片；
- 350~第二緩衝層；
- 360~半導體島；
- 370~氧化層；
- 380~第二金屬層；



圖式簡單說明

- 381~ 閘極；
- 382~ 閘極介電層；
- 383~ 電容之上電極板；
- 384~ 電容之介電層；
- 390~ 光阻圖案；
- 400~ 重摻雜離子植入製程；
- 410~ 源/汲極區；
- 420~ 輕摻雜離子植入製程；
- 430~LDD區；
- 440~ 透明導電層圖案；
- 450~ 鈍化層。

四、中文發明摘要 (發明名稱：形成薄膜電晶體元件的方法以及形成薄膜電晶體元件於彩色濾光片上的方法)

一種形成薄膜電晶體元件(TFT)以及形成TFT於彩色濾光片(CF)上的方法。以第一光罩，定義一電容之電極板與露出基底的一孔洞。形成一CF於孔洞中。以第二光罩，定義一矽島於CF上方。以第三光罩，形成一光阻圖案而定義一閘極與一閘極介電層，且閘極與閘極介電層的寬度小於光阻圖案的寬度。以光阻圖案為罩幕，對矽島進行一重摻雜離子植入，而形成一源/汲極區於矽島中。去除光阻圖案。以閘極為罩幕，對矽島進行一輕摻雜離子植入，而形成一輕摻雜汲極區於矽島中。以第四光罩，定義一透明導電層圖案於CF上。如此，即形成TFT於CF上。

伍、(一)、本案代表圖為：第__3G__圖

(二)、本案代表圖之元件代表符號簡單說明：

300~絕緣基底；

301~彩色透光區；

302~主動區；

陸、英文發明摘要 (發明名稱：Method of Forming TFT and Forming TFT on Color Filter)

A method of forming TFT and forming TFT on color filter. Using a first reticle, an electrode plate and a hole exposing a substrate are defined. A color filter is formed in the hole. Using a second reticle, a silicon island is defined above the color filter. Using a third reticle, a photoresist layer is formed, and a gate and a gate oxide layer are defined. The width of the gate

四、中文發明摘要 (發明名稱：形成薄膜電晶體元件的方法以及形成薄膜電晶體元件於彩色濾光片上的方法)

305~ 電容區；
320~ 第一緩衝層；
330~ 第一金屬層；
340~ 彩色濾光片；
350~ 第二緩衝層；
360~ 半導體島；
381~ 閘極；
382~ 閘極介電層；
383~ 電容之上電極板；
384~ 電容之介電層；
410~ 源/汲極區；
430~ LDD 區；
440~ 透明導電層圖案；
450~ 鈍化層。

陸、英文發明摘要 (發明名稱：Method of Forming TFT and Forming TFT on Color Filter)

and gate oxide layer is less than the photoresist layer. Using the photoresist layer as a mask, a source/drain region is formed in the silicon island by implantation, and then the photoresist layer is removed. Using the gate as a mask, a LDD region is formed in the silicon island by implantation. Using a fourth reticle, a transparent electrode is defined. Thus, a TFT is

四、中文發明摘要 (發明名稱：形成薄膜電晶體元件的方法以及形成薄膜電晶體元件於彩色濾光片上的方法)

陸、英文發明摘要 (發明名稱：Method of Forming TFT and Forming TFT on Color Filter)

formed on the color filter.



六、申請專利範圍

1. 一種形成薄膜電晶體元件的方法，其步驟包括：
提供一絕緣基底；
使用一第一光罩，形成一半導體島於該絕緣基底上；
形成一氧化層於該半導體島上；
形成一金屬層於該氧化層上；
使用一第二光罩，形成一光阻圖案於部分該金屬層上；
以該光阻圖案為罩幕，等向性去除部分該金屬層與該氧化層，而形成一閘極與一閘極介電層，其中該閘極與該閘極介電層的寬度小於該光阻圖案的寬度；
以該光阻圖案為罩幕，自我對準地對該半導體島進行一重摻雜離子植入製程，而形成一源/汲極 (Source/Drain) 區於部分該半導體島中；
去除該光阻圖案；以及
以該閘極為罩幕，自我對準地對該半導體島進行一輕摻雜離子植入製程，而形成一輕摻雜汲極 (LDD) 區於部分該半導體島中。
2. 如申請專利範圍第1項所述之形成薄膜電晶體元件的方法，其中該絕緣基底係一玻璃基底。
3. 如申請專利範圍第1項所述之形成薄膜電晶體元件的方法，其中該半導體島包含矽。
4. 如申請專利範圍第1項所述之形成薄膜電晶體元件的方法，其中該氧化層係 SiO_2 層。
5. 如申請專利範圍第1項所述之形成薄膜電晶體元件

六、申請專利範圍

的方法，其中該金屬層包含鋁、鈦、鉭、鉻、鉬、鎢化鉬或上述金屬之合金。

6. 如申請專利範圍第1項所述之形成薄膜電晶體元件的方法，其中，進行等向性去除部分該金屬層與該氧化層的方法，包括下列步驟：

使用一第一蝕刻溶液，以第一蝕刻速率蝕刻去除部分該金屬層；以及

使用一第二蝕刻溶液，以第二蝕刻速率蝕刻去除部分該氧化層；

其中該第二蝕刻速率大於該第一蝕刻速率，使得該閘極介電層的寬度小於該閘極的寬度。

7. 如申請專利範圍第6項所述之形成薄膜電晶體元件的方法，其中該金屬層係鋁或鈦層。

8. 如申請專利範圍第7項所述之形成薄膜電晶體元件的方法，其中該氧化層係 SiO_2 層。

9. 如申請專利範圍第8項所述之形成薄膜電晶體元件的方法，其中該第一蝕刻溶液包含磷酸、醋酸及硝酸。

10. 如申請專利範圍第8項所述之形成薄膜電晶體元件的方法，其中該第二蝕刻溶液包含氫氟酸。

11. 一種形成薄膜電晶體元件於彩色濾光片上的方法，其步驟包括：

提供一絕緣基底，具有一彩色透光區與一電容區，其中該彩色透光區更包含一主動區；

形成一第一金屬層於該絕緣基底上；

六、申請專利範圍

使用一第一光罩，去除部分該第一金屬層而形成一孔洞，其中該孔洞係露出位在該彩色透光區的該絕緣基底，而位在該電容區之該第一金屬層係當作是一電容之下電極板；

填入顏料於該孔洞中，而形成一彩色濾光片於該絕緣基底上；

形成一第一緩衝層於該彩色濾光片與該第一金屬層上；

使用一第二光罩，形成一半導體島於位在該主動區的該第一緩衝層上；

形成一氧化層於該半導體島上；

形成一第二金屬層於該氧化層上；

使用一第三光罩形成一光阻圖案於部分該第二金屬層上，以該光阻圖案為蝕刻罩幕，等向性去除部分該第二金屬層、部分該該氧化層與部分該第一緩衝層而露出部分該彩色濾光片與部分該第一金屬層的表面，並且形成一閘極、一閘極介電層、一電容之上電極板與一電容介電層，其中該閘極與該閘極介電層的寬度小於該光阻圖案的寬度；

以該光阻圖案為罩幕，自我對準地對該半導體島進行一重摻雜離子植入製程，而形成一源/汲極 (Source/Drain) 區於部分該半導體島中；

去除該光阻圖案；

以該閘極為罩幕，自我對準地對該半導體島進行一輕

六、申請專利範圍

摻雜離子植入製程，而形成一輕摻雜汲極(LDD)區於部分該半導體島中；以及

使用一第四光罩，形成一透明導電層圖案於該彩色濾光片上，並且該透明導電層圖案電性連接該源/汲極區以及該第一金屬層。

12. 如申請專利範圍第11項所述之形成薄膜電晶體元件於彩色濾光片上的方法，更包括下列步驟：

形成一第二緩衝層於該第一金屬層與該絕緣基底之間。

13. 如申請專利範圍第12項所述之形成薄膜電晶體元件於彩色濾光片上的方法，其中該第二緩衝層係 SiO_2 層。

14. 如申請專利範圍第11項所述之形成薄膜電晶體元件於彩色濾光片上的方法，其中該第一緩衝層係 SiO_2 層。

15. 如申請專利範圍第11項所述之形成薄膜電晶體元件於彩色濾光片上的方法，其中該半導體島包含矽。

16. 如申請專利範圍第11項所述之形成薄膜電晶體元件於彩色濾光片上的方法，其中該第二金屬層包含鋁、鈦、鉭、鉻、鉬、鎢化鉬或上述金屬之合金。

17. 如申請專利範圍第11項所述之形成薄膜電晶體元件於彩色濾光片上的方法，其中，進行等向性去除部分該金屬層與該氧化矽層的方法，包括下列步驟：

使用一第一蝕刻溶液，以第一蝕刻速率蝕刻去除部分該金屬層；以及

使用一第二蝕刻溶液，以第二蝕刻速率蝕刻去除部分

六、申請專利範圍

該氧化層；

其中該第二蝕刻速率大於該第一蝕刻速率，使得該閘極介電層的寬度小於該閘極的寬度。

18. 如申請專利範圍第17項所述之形成薄膜電晶體元件於彩色濾光片上的方法，其中該金屬層係鋁或鈦層。

19. 如申請專利範圍第18項所述之形成薄膜電晶體元件於彩色濾光片上的方法，其中該氧化層係 SiO_2 層。

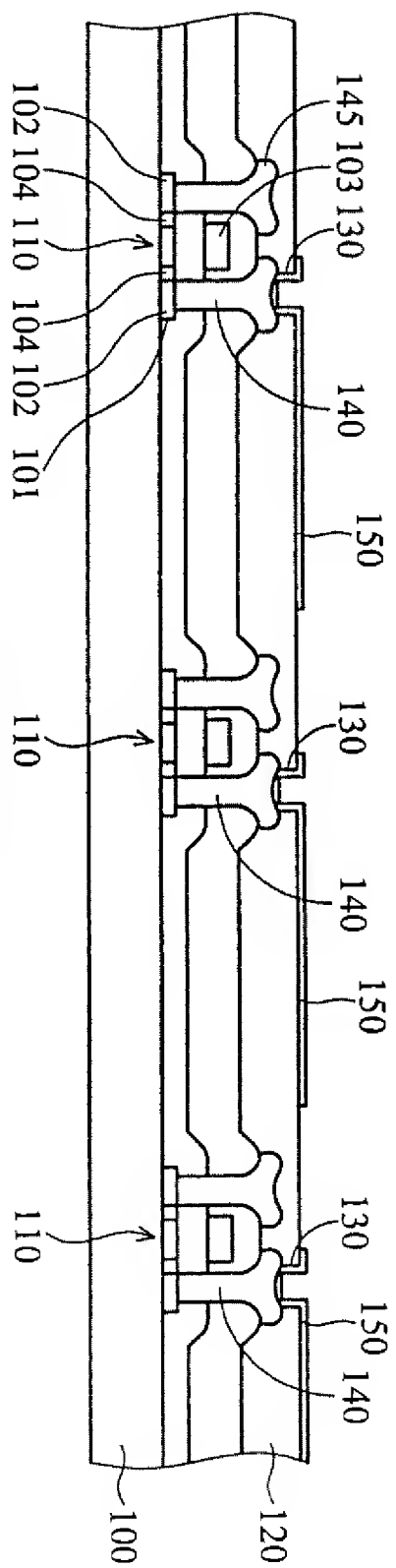
20. 如申請專利範圍第19項所述之形成薄膜電晶體元件於彩色濾光片上的方法，其中該第一蝕刻溶液包含磷酸、醋酸及硝酸。

21. 如申請專利範圍第19項所述之形成薄膜電晶體元件於彩色濾光片上的方法，其中該第二蝕刻溶液包含氫氟酸。

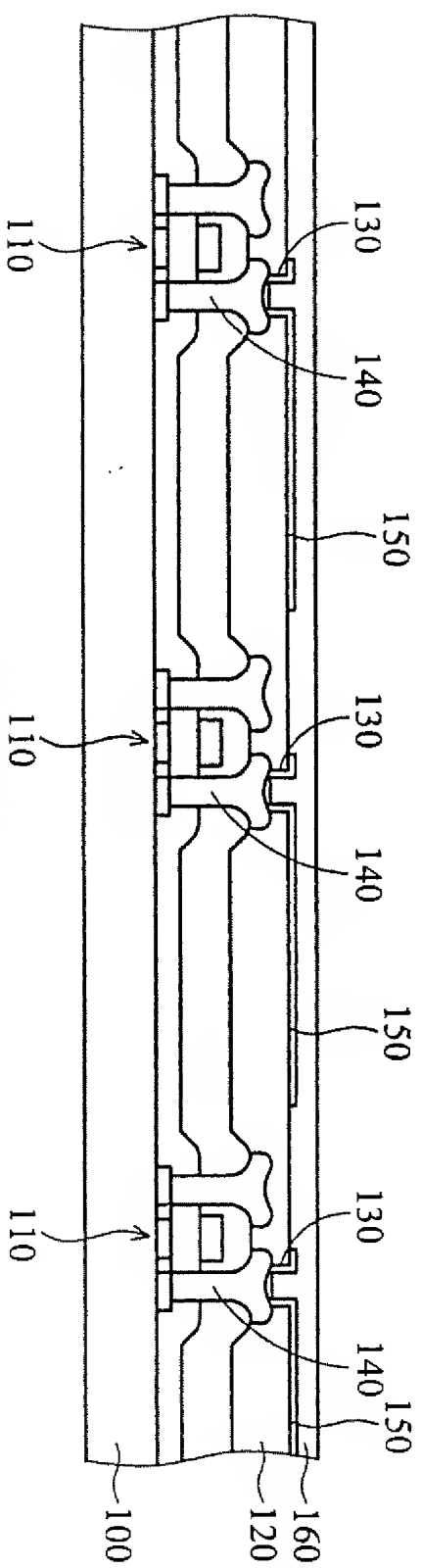
22. 如申請專利範圍第11項所述之形成薄膜電晶體元件於彩色濾光片上的方法，其中該顏料的顏色係紅色、綠色或藍色。

23. 如申請專利範圍第11項所述之形成薄膜電晶體元件於彩色濾光片上的方法，其中該透明導電層圖案包含銦錫氧化物(ITO)或銦鋅氧化物(IZO)。

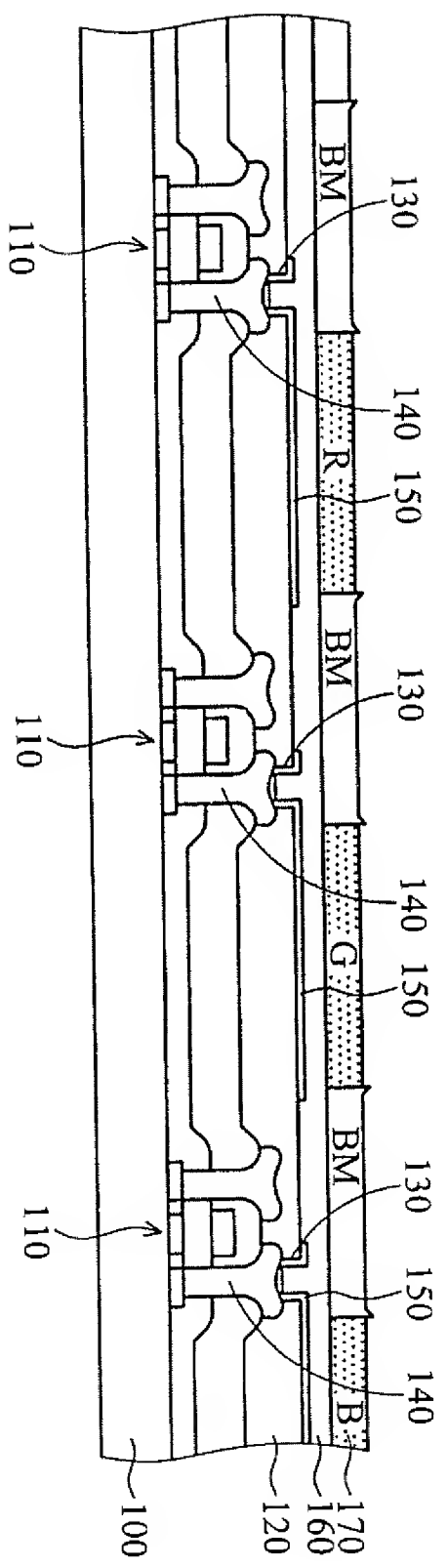




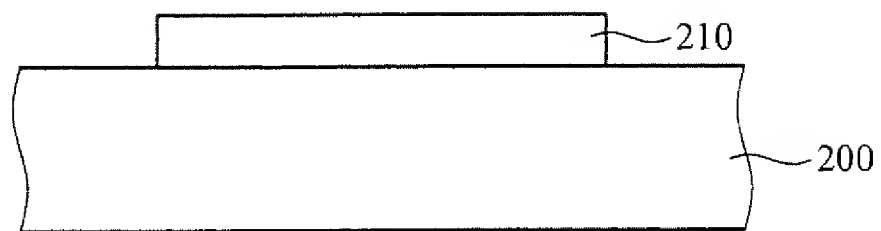
第1A圖



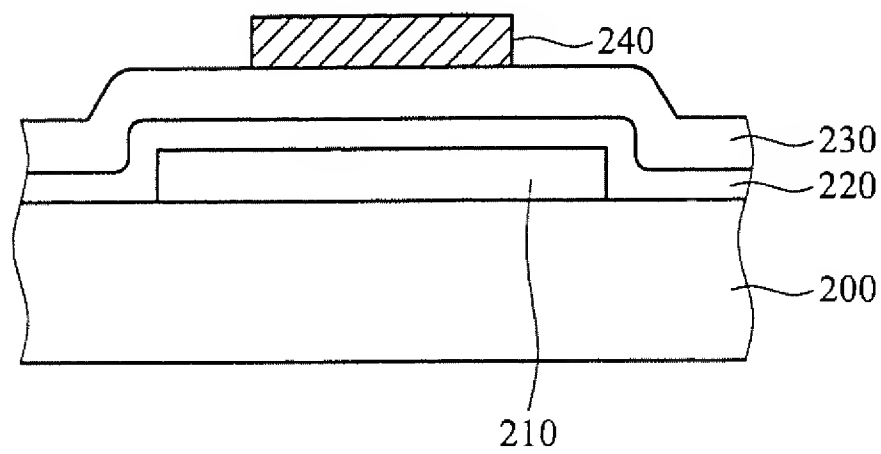
第1B圖



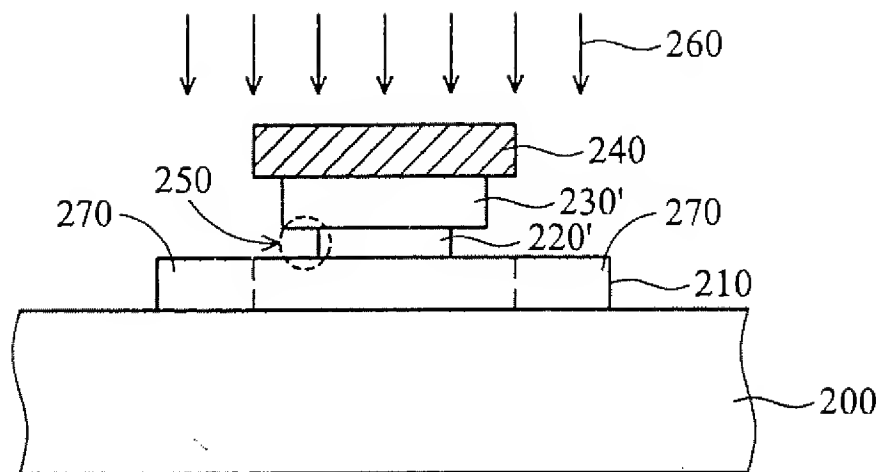
第1C圖



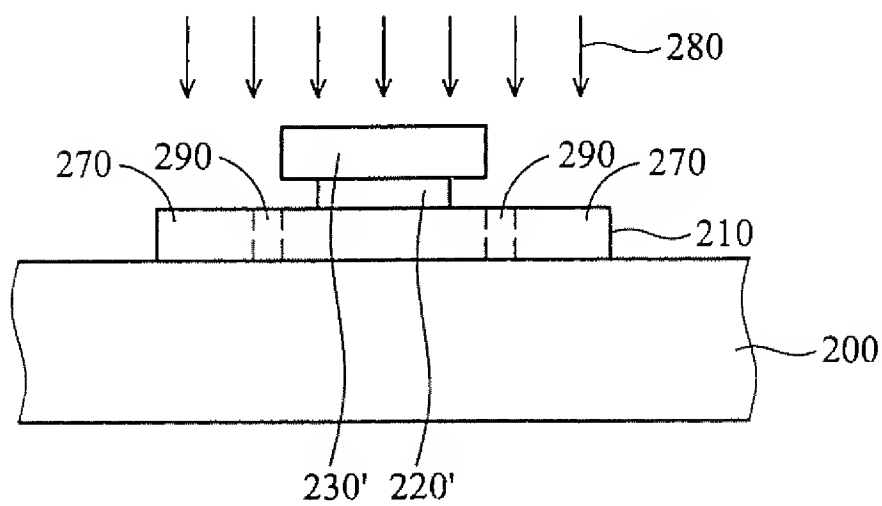
第2A圖



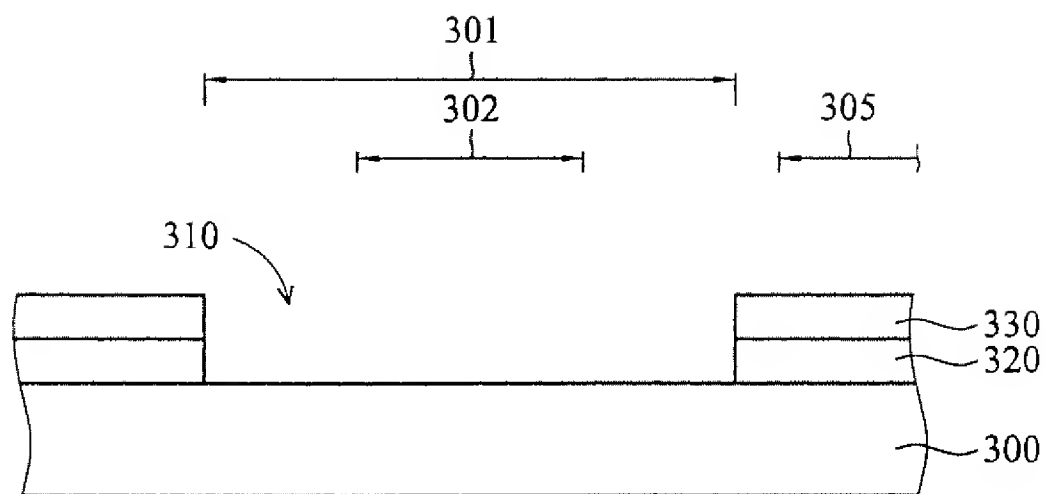
第2B圖



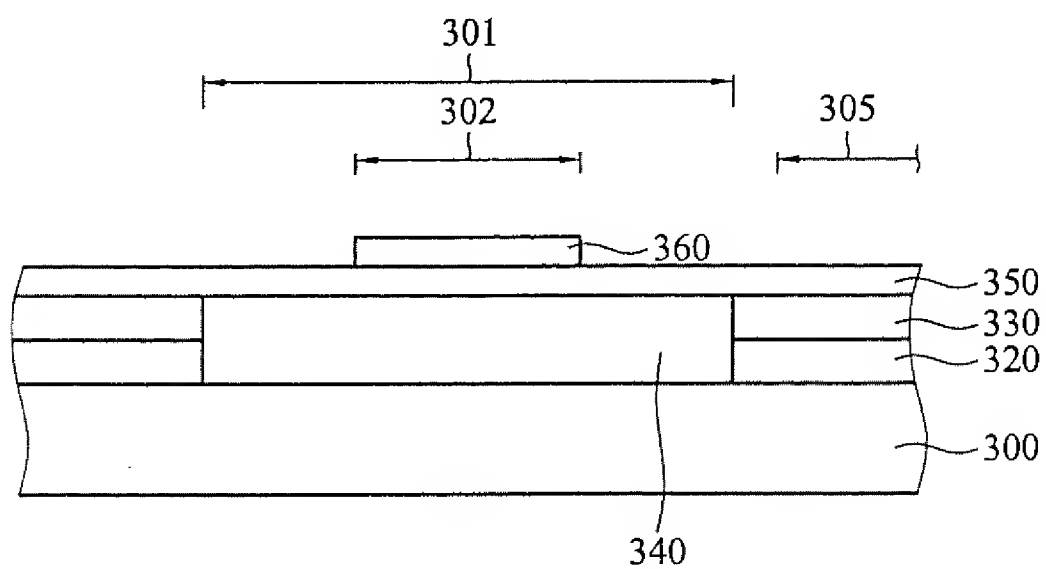
第 2C 圖



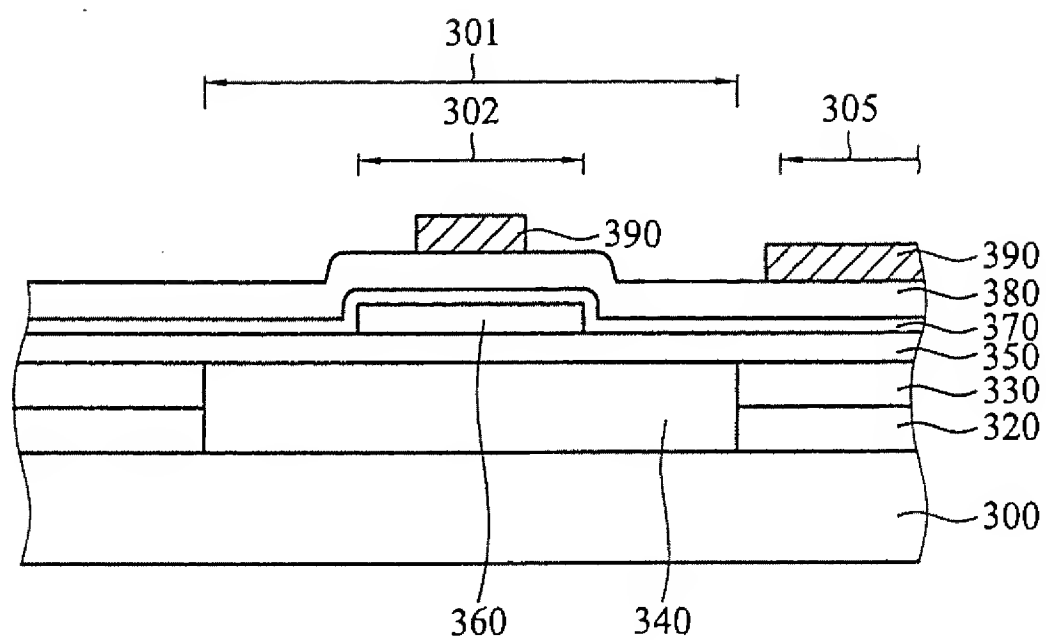
第 2D 圖



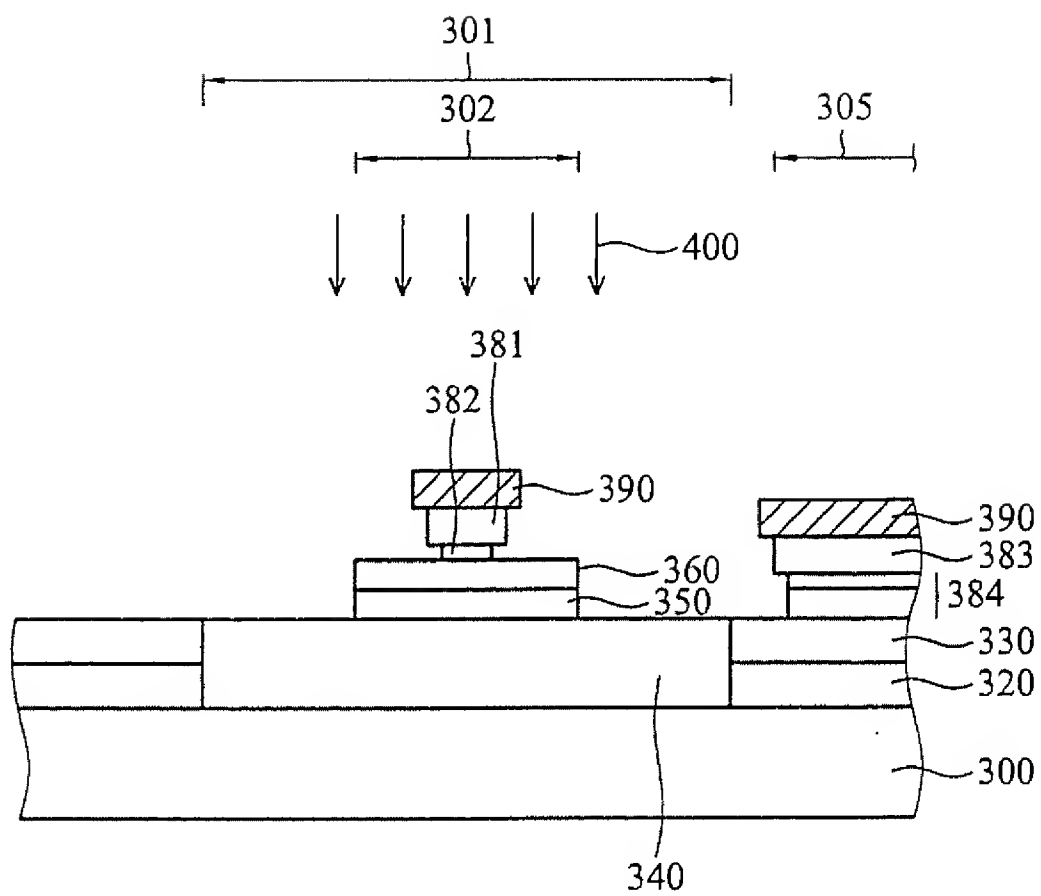
第3A圖



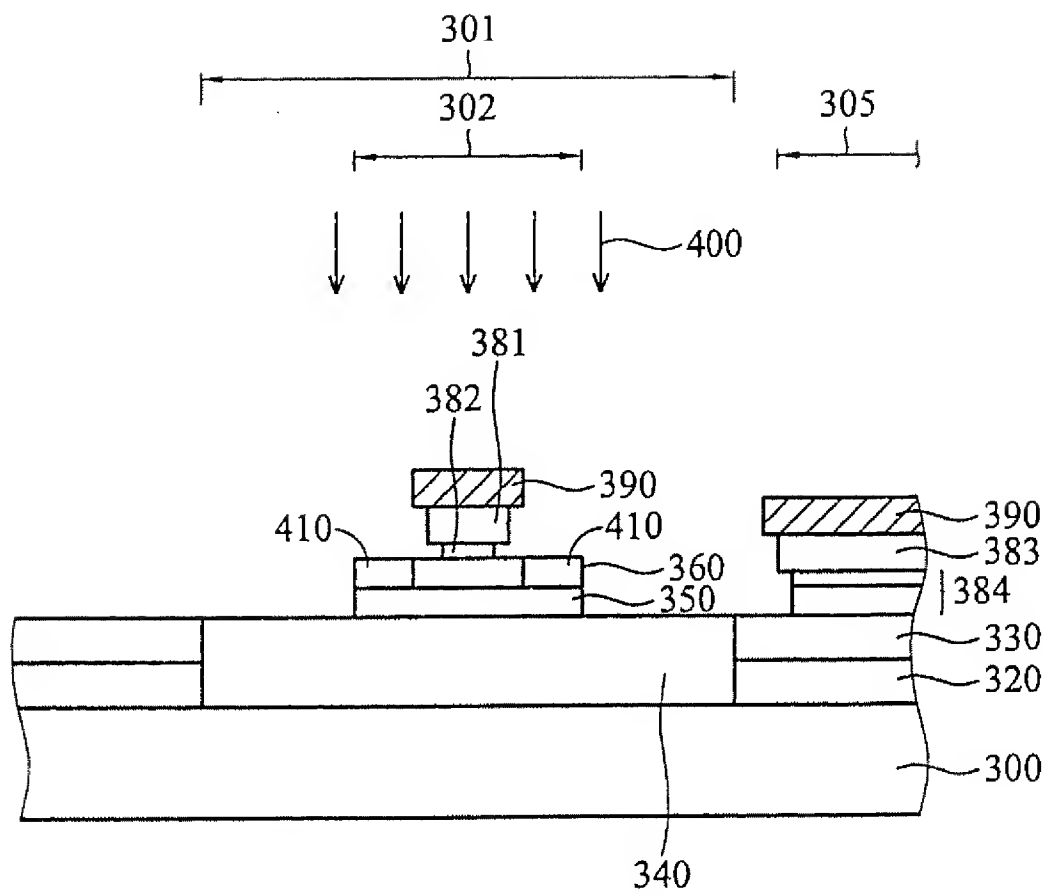
第3B圖



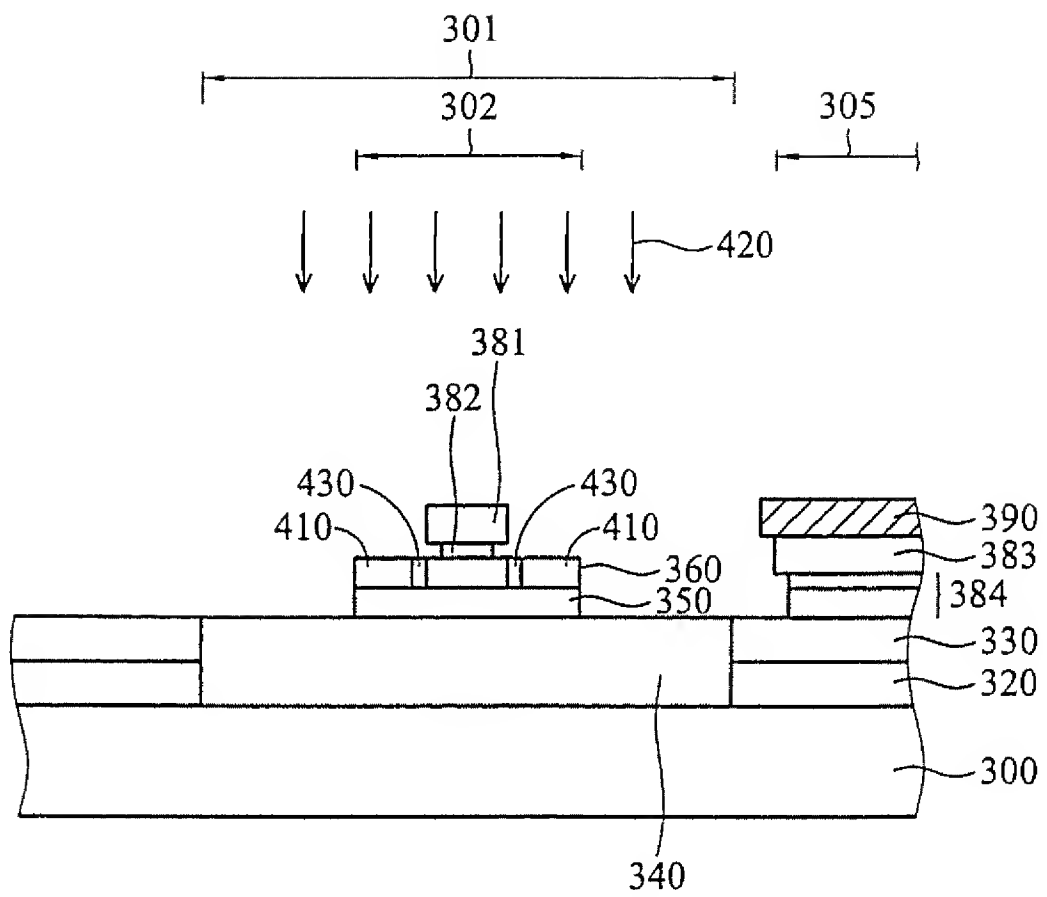
第3C圖



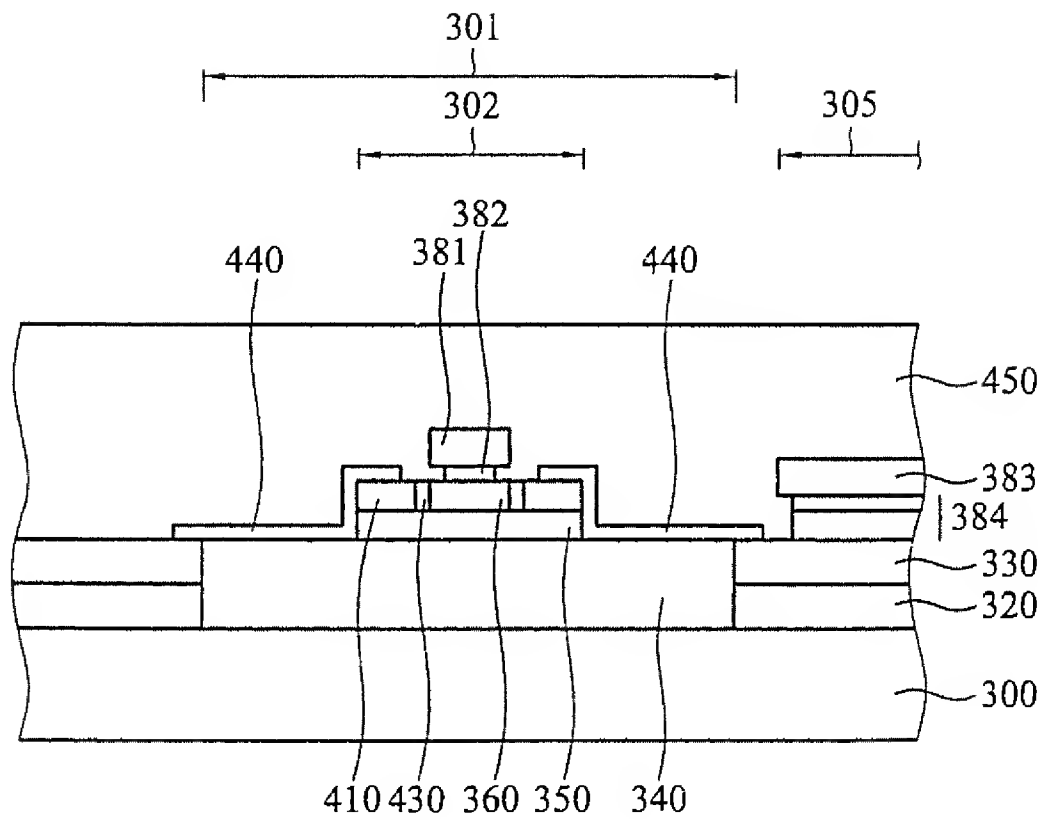
第3D圖



第3E圖



第3F圖



第 3G 圖